

dabei den Zeichenspaltenzähler, der die insgesamt $96 \times 66,6$ ns langen Zeichen zählt. Aus den Zählständen werden die zur Zeichenspaltenadressierung notwendigen 6 Adreßleitungen, der Zeilensynchronimpuls und die Zeichenaustauschung erzeugt.

Der sich anschließende Zeichenlimiter (D125) zählt die für eine Zeichenreihe notwendigen 8 Fernsehzeilen und erzeugt die Adressen A0 bis A2 für den Zeichengenerator D113. Nach der achten Fernsehzeile einer Zeichenreihe wird der durch die Zähler D126 und D127 gebildete Zeichenreihen-zähler um eins weitergeschaltet. An seinen Ausgängen liegen die 5 Adressen (32 Zeichenreihen) für den BWS. Schließlich realisiert eine De-

kodierung die Ausstattung der 7 Bildrandzeilen und die Generierung des Bildsynchronimpulses.

Der Zeichenspaltenzähler wird weiterhin zur Übernahme der vom Zeichengenerator bereitgestellten 7-Bit-Information in den Parallel/Serien-Wandler (Register D119 und D120) benötigt. Zwei Gatter des D103.1 erzeugen zusammen mit einer RC-Kombination (Impulsverkürzung) den zur Übername erforderlichen H-Impuls. Nach der Übernahme des Bitmusters in die Register-Schaltkreise D 195 D werden durch den Bildpunktakt die 7 Bit aus dem Parallel/Serien-Wandler „herausgeschoben“. Diese stellen die Videoinformation dar.

Der Zeichengenerator D113 liegt mit seinen Adreßeingängen A3 bis A10 über das durch D112 realisierte Zeichenlatch an den Datenausgängen des BWS. A0 bis A2

liegen an den Ausgängen des Zeichenspaltenzählers D125. Im Zeichengenerator ist entsprechend des an A3 bis A10 liegenden ASCII-Kodes das Bitmuster des entsprechenden Zeichens abgespeichert. A0, A1 und A2 bezeichnen dabei die aktuelle Fernsehzeile, in der sich der Elektronenstrahl gerade befindet. Die Grafiksymbole und Sonderzeichen sind in Bild 10 dargestellt. Der Zeichensatz ist so aufgebaut, daß die zweite Hälfte die Invertierung der ersten 128 Zeichen realisiert. Dieser Umstand wird zur Darstellung des Cursors mittels Seizen von Bit 7 genutzt. Prinzipiell besteht unter Beachtung von Zeichenaufbau (Bild 11) und Kodierung die Möglichkeit, eine Änderung des vorliegenden Zeichensatzes (z. B. spezielle Pseudografiklemente zur Lösung bestimmter Aufgaben), vorzunehmen. (wird fortgesetzt)

Damit ist über die Verstärkerstufe (VT1) der Anschluß einer Hörkapsel und die Ausgabe von Tönen möglich. Weiterhin kann dieser Tonausgang als Mithörkontrolle für das Kassettenspeichergehäuse genutzt werden.

Auf Adresse 84H folgt als zweiter Baustein die System-PIO (D56). Diese PIO U 855 D dient dem parallelen Datenaus-

tausch zwischen CPU und Peripherie. Sie verfügt über zwei Ports zu je 8 Bit, die man wahlweise als Eingang bzw. Ausgang programmieren kann. In diesem Fall realisiert sie die Schnittstellen zur Tastatur und zum Kassettenspeichergehäuse. Sechs LEDs, die sich auf der Tastatur befinden, zeigen bestimmte Zustände des Computers an (Bild 31). An den An-

schluß Floppy-Controller, Drucker und anderer seriell ansteuerbarer Baugruppen befindet sich auf der zentralen Platine eine SIO U 856 D (D57). Die beiden Taktkanäle /RxC A und /RxC B entstehen, wie bereits beschrieben, in der System-CTE (D55). Um neben der IFSS-Schnittstelle eine V24-Schnittstelle (auch RS 232 C möglich) realisieren zu können, werden die Signale /RTSA, /RTSB, /DTRA und /DTRB auf den Koppelbus geführt.

Da über Leitungen mit normalem TTL-Pegel nur einige hundert Millimeter störungsfrei überbrückt werden können, muß man mit größeren Spannungshöhen oder einem eingepfägten Strom arbeiten. Eine Schnittstelle mit Spannungspegeln ist die V24-Schnittstelle, bei der mit z. B.

Komfortabler Personalcomputer für den erfahrenen Amateur (3)

Dipl.-Ing. A. MUGLER - YZTNN, Dipl.-Ing. H. MATHES

schließen A0 bis A7 (PIO-Port A) wird die Tastatur mit den Leitungen TD0 bis TD6 und TAST angeschlossen. B0 bis B5 steuern LED0 bis LED5, B6 und B7 von Port B dienen dem Kassettenspeichergehäuse als Aus- bzw. Eingang. Die gesamte Belegung der System-PIO-Ports ist aus Bild 31 ersichtlich [3].

2.2.3. Anwender-CTC, Anwender-PIO

Die Kanaladressen 8CH bis 8FH belegen die Anwender-CTC (D58) mit den Kanälen 0 bis 3, wobei nur die Kanäle 0, 1 und 2 Ein- und Ausgänge besitzen. Dem Kanal 3 steht nur ein Eingang zur Verfügung. Die Eingänge TRG0 bis TRG3 sowie die Ausgänge TO0, TO1 und TO2 werden auf den Koppelbus geführt und stehen dem Anwender frei zur Verfügung. Eine eventuelle Kaskadierung mehrerer Kanäle, z. B. bei Uhrenbetrieb, muß über den Koppelsteckverbinder X2 realisiert werden. Es existiert dazu kein separates Koppelglied.

Den zweiten Anwenderbaustein stellt die PIO D59 (90H bis 93H) dar. Mit ihr lassen sich parallele Schnittstellen realisieren. Es können an den Ports A und B die verschiedensten Ein- und Ausgabegruppen (Digital/Analog-Wandler, Tongeneratoren, Schalter, Taster, Anzeigelemente, Treiberstufen für Leistungsausgabe, Drucker usw.) angeschlossen werden. Ausgang IEO (auf Systembus X3 geführt) dient der weiteren Einbindung von peripheren Bausteinen niedrigerer Priorität über deren IEL- und IEO-Anschluß in die „Daisy Chain“ [3].

2.2.4. Anwender-SIO, V24- bzw. IFSS-Interface

Will man Daten über eine größere Entfernung übertragen, so ist es vorteilhaft, wenn das über wenige Leitungen geschieht. Da für den Datenaustausch bei 8-Bit-Computern 1 Byte üblich ist, muß dieses Byte in ein serielles Format gewandelt werden.

Zur Realisierung serieller Schnittstellen (Anschluß Floppy-Controller, Drucker und anderer seriell ansteuerbarer Baugruppen) befindet sich auf der zentralen Platine eine SIO U 856 D (D57). Die beiden Taktkanäle /RxC A und /RxC B entstehen, wie bereits beschrieben, in der System-CTE (D55). Um neben der IFSS-Schnittstelle eine V24-Schnittstelle (auch RS 232 C möglich) realisieren zu können, werden die Signale /RTSA, /RTSB, /DTRA und /DTRB auf den Koppelbus geführt.

Da über Leitungen mit normalem TTL-Pegel nur einige hundert Millimeter störungsfrei überbrückt werden können, muß man mit größeren Spannungshöhen oder einem eingepfägten Strom arbeiten. Eine Schnittstelle mit Spannungspegeln ist die V24-Schnittstelle, bei der mit z. B.

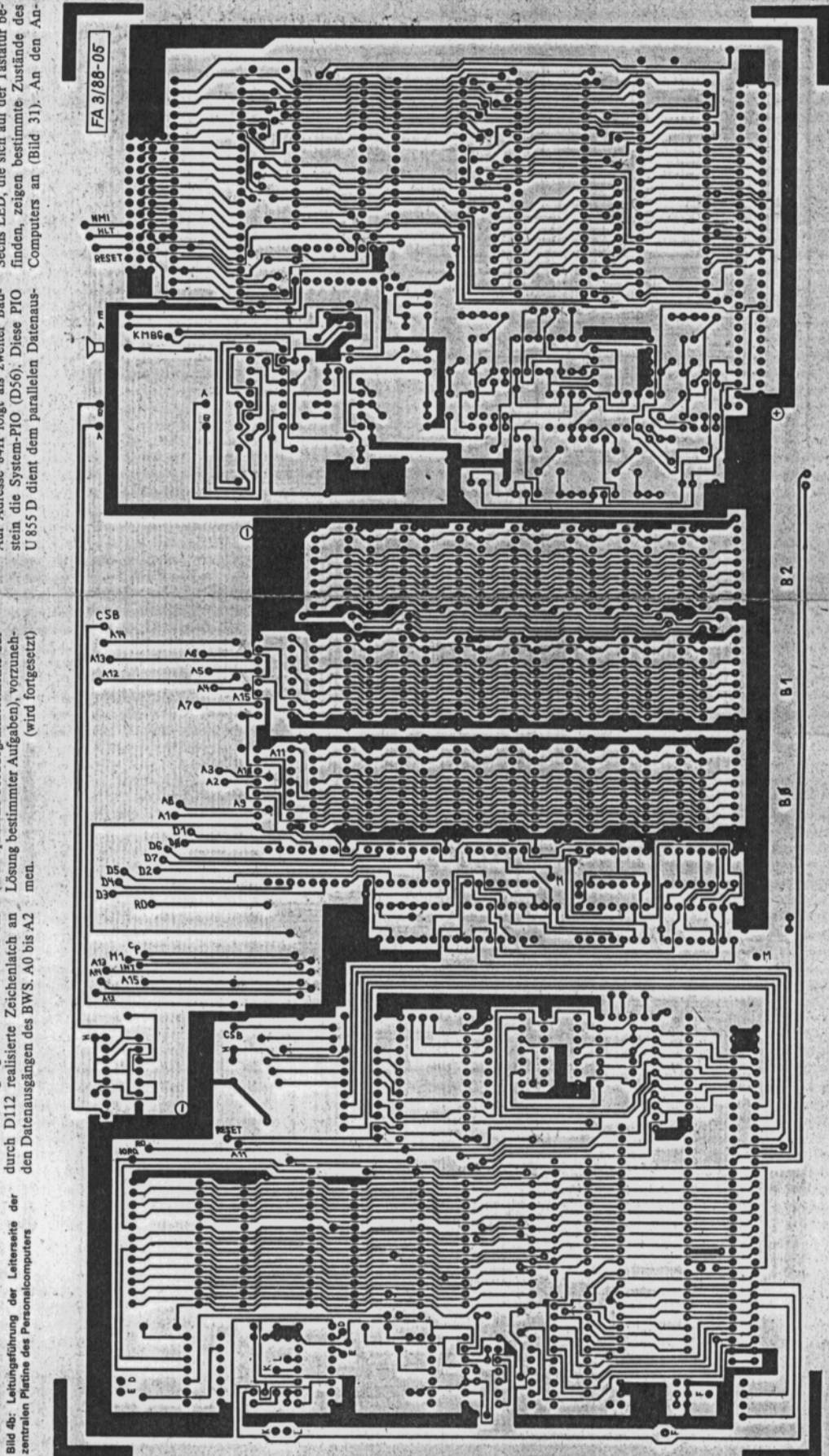


Bild 4b: Leitungsführung der Leiterseite der zentralen Platine des Personalcomputers